

PERANCANGAN LAYOUT VLSI UNTUK ARSITEKTUR UNIT KONTROL PADA PROSESSOR MULTIMEDIA

LAYOUT VLSI DESIGN FOR CONTROL UNIT ARCHITECTURE ON MULTIMEDIA PROCESSOR

¹Rizky Wiratama, ²Agung Nugroho Jati, ³Fairuz Azmi

^{1,2,3}Prodi S1 Sistem Komputer, Fakultas Teknik Elektro, Universitas Telkom

¹rizkywiratama@student.telkomuniversity.ac.id, ²agungnj@telkomuniversity.ac.id,

³worldliner@telkomuniversity.ac.id

Abstrak

Teknologi VLSI (*Very Large Scale Integration*) sangat berguna bagi para pengembang *chip microprocessor*, salah satunya untuk para pengembang *microprocessor multimedia*, terkhususnya dalam pembuatan *special Purposes Processor* seperti prosessor pengolahan audio. Pengolahan audio didalam prosessor bermacam – macam, contohnya proses *mixing* audio. *Special Purposes audio processing* ini dengan berbekal kemampuan dia dalam *mixing* audio bisa menjadi salah satu DSP (*Digital Signal Processor*). DSP ialah prosessor yang dikembangkan untuk memproses sinyal, seperti sinyal audio. Prosessor ini juga akan dilengkapi sebuah komponen khusus yaitu *mixer*, guna untuk *mixing* 2 sinyal audio yang telah diatur oleh komponen utama, yaitu CU (Control Unit). Unit kontrol disini akan memberikan perintah berupa sinyal kontrol kepada komponen *mixer* tersebut.

Pada Tugas Akhir ini, akan dirancang sebuah *layout* VLSI (*Very Large Scale Integration*) untuk komponen unit kontrol yang berguna untuk mengatur datapath dengan mengirimkan sinyal kontrol, terkhususnya komponen *mixer*, dan komponen *mixer* agar bisa *mixing* 2 audio yang berbeda. *Layout* yang dirancang dimulai dari *layout* gerbang – gerbang dasar, sampai menjadi sebuah *layout* unit kontrol dan *layout mixer*. Dengan penggunaan teknologi pembuatan *layout* yaitu teknologi 300nm maka akan dihasilkan ukuran *die size* dari setiap komponen yang dibuat, dengan satuan ukuran mm². *Clock* frekuensi yang dibutuhkan prosessor multimedia ini yaitu dari interval 44.1 KHz sampai dengan frekuensi maksimum 625MHz.

Kata kunci: VLSI, microprocessor, Control Unit, Special Purposes Processor, Mixer, Clock

Abstract

VLSI (*Very Large Scale Integration*) technology is very useful for microprocessor chip developers, one example is for multimedia microprocessor developers, especially in making *Special Purposes Processor* like audio processing processor. Audio processing in various processors, for example audio mixing process. *Special Purposes audio processing* is equipped with capability to mix audio can be one of DSP (*Digital Signal Processor*). DSP is a processor developed to process signals, such as audio signals. This processor will also be equipped with a special component mixer, in order to be mix 2 audio signals that have been set by the main component, the CU (Control Unit). The control unit here will give control signal to the mixer component.

In this Final Project, we will design a VLSI (*Very Large Scale Integration*) layout for control unit components that are useful for managing datapath by sending control signals, especially mixer components, and mixer components in order to mix 2 different audio. The designed layout starts from the gate layout, is the base gate, until it becomes a control unit layout and mixer layout.

With the use of technology layout that is 300nm technology will be generated die size of each component made, with unit size mm². Clock frequency required for multimedia processor is from the interval 44.1 KHz up to 625MHz maximum frequency.

Keyword: VLSI, microprocessor, Control Unit, Special Purposes Processor, Mixer, Clock

1. Pendahuluan

DSP (Digital Signal Processor) adalah sebuah prosessor multimedia yang sudah bisa menggantikan kerja fungsi mekanik analog tradisional. Tujuan dari DSP adalah memproses sinyal dan data (biasanya berbentuk audio) untuk di tingkatkan, dimodifikasi, atau di analisis menjadi beberapa informasi sinyal dan data yang berbeda dan lebih spesifik[1]. Para pengembang DSP (Digital Signal Processor) bertujuan untuk membuat prosessor untuk aplikasi berbasis cepat dan level tinggi, seperti radar, 3G wireless, sistem satelit, VOIP (Voice Over Internet Protocol) dan sistem multimedia, aplikasi sistem medis pengolahan gambar dan beberapa aplikasi elektronik lainnya[2]. Rangkaian didalam DSP tersebut sama dengan rangkaian processor lain. Seperti mempunyai ALU (Arithmetic Logic Unit), ISA (Instruction Set Architecture), memory, dan juga CU (Control Unit). Untuk mengatur agar DSP berjalan dengan benar dan sesuai keinginan user, maka itu adalah tugas CU (Control Unit) yang sudah diatur oleh user untuk mengatur semua rangkaian didalam DSP.

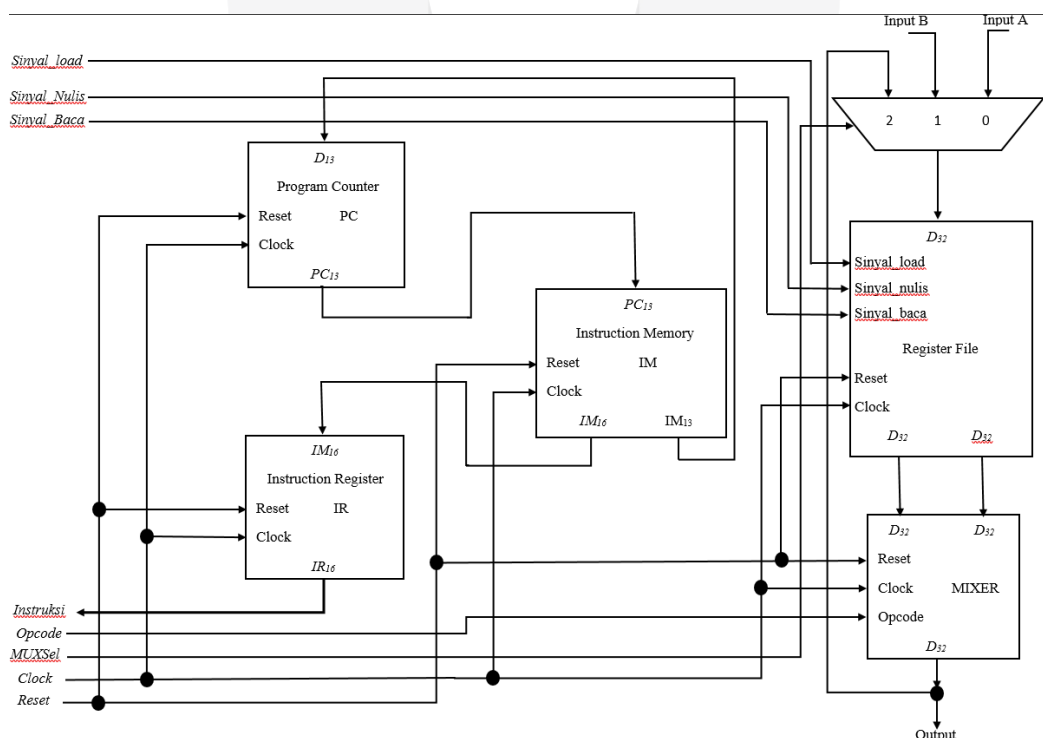
Teknologi VLSI (Very Large Scale Integration) berguna untuk para pengembang IC dan membantu dalam mengerjakan Tugas Akhir ini, Karena kegunaan utama teknologi ini adalah menggabungkan ribuan transistor atau komponen – komponen seperti CPU (Control Processing Unit), RAM (Random Access Memory), ROM (Read Only Memory) kedalam 1 chip yang bakalan menjadi microprocessor. Control Unit adalah salah memberikan arahan kepada prosessor untuk melakukan pengoperasian unit aritmatika atau logika, memori komputer, dan perangkat input dan output tentang bagaimana menanggapi opcode dari instruction memory[3], dan juga memberikan arahan bagaimana ALU (Arithmetic Logic Unit) dan I/O (Input Output) menerima respon dari ISA (Instruction Set Architecture).

Dalam Tugas Akhir ini akan mengangkat topik pembuatan layout VLSI arsitektur CU (Control Unit) sederhana untuk DSP (Digital Signal Processing) yang tugas utamanya mendapatkan 2 inputan file data berformat WAV (Waveform Audio File) yang nantinya didalam processor akan di mix (digabung) dan diatur volume nya. Layout arsitektur yang dibuat berupa kodingan Verilog yang mengatur aturan decode untuk opcode ISA (Instruction Set Architecture) bit data yang akan dimasukkan ke dalam memory, mengatur bit data file WAV yang akan di mix dan volume nya. Untuk simulasinya akan menggunakan FPGA (Field-Programmable Gate Array) dan dari situ akan mengeluarkan hasil output suara yang didengar dari speaker atau headset yang tersambung ke FPGA tersebut..

2. Material dan Perancangan

2.1. Gambaran Umum Sistem

Control Unit datapath yang dirancang sedemikian rupa ini merupakan penelitian tugas akhir yang bertujuan untuk simulasi dan analisis kerja prosessor multimedia yang dibuat didalam penelitian ini.



Gambar 1. Gambaran Umum Sistem

Setiap komponen utama dalam gambaran umum sistem mempunyai fungsi masing-masing. Berikut penjelasan dari masing masing komponen:

- Multiplexer, Komponen ini berfungsi untuk menampung 2 data inputan dari audio yang berupa 16 bit data biner dan 1 outputan dari komponen mixer yang berupa 16 bit data biner juga.
- Register File, Komponen ini berfungsi untuk menyimpan semua 16 bit data biner yang berasal dari 2 input audio dan 1 output audio hasil dari penggabungan 2 input audio sebelumnya yang dihasilkan oleh komponen mixer.
- Mixer, Komponen ini sebenarnya adalah komponen Arithmetic Logic Unit (ALU) yang di khususkan. Komponen ini berfungsi untuk menggabungkan 16 bit data dari 2 input audio sebelumnya dan langsung mengeluarkan hasil audio.
- Instruction Memory, komponen ini berfungsi untuk menyimpan semua alamat perintah yang nantinya akan di eksekusi atau menggerakkan komponen mixer.
- Instruction Register, Komponen ini berfungsi untuk menyimpan alamat perintah yang lagi dieksekusi, Karena alamat perintah ini akan langsung dikirimkan ke komponen mixer untuk memfungsikan komponen tersebut
- Program Counter, Komponen ini berfungsi untuk menyimpan alamat perintah selanjutnya yang akan dieksekusi.

2.2. Perancangan Netlist

dalam proses sintesiasi bentuk behavioral pada Verilog HDL ke bentuk netlist (gate level) pada Verilog HDL ada beberapa tahapan, dan juga diperlukan file liberty (.lib) yang akan membantu proses sintesiasi. File liberty (.lib) adalah liberty file yang berisi kumpulan gerbang – gerbang yang diperlukan untuk membantu proses sintesiasi. Proses ini menggunakan tools yosys. Tahapannya yaitu:

- 1) Membaca Verilog HDL file (.v) dengan perintah `read_verilog namafile.v`
- 2) Melakukan pengecekan top module dari Verilog HDL file (.v) dengan perintah `hierarchy -check -top namafilemodule`
- 3) Melakukan proses pengecekan DFF dengan bantuan file liberty (.lib) yang telah disiapkan dengan perintah `dfflibmap -liberty namafileliberty.lib`
- 4) Melakukan proses sintesiasi dengan bantuan file liberty (.lib) dengan perintah `abc -liberty namafileliberty.lib`
- 5) Melakukan proses akhir sebelum penulisan hasil sintesiasi ke bentuk netlist Verilog HDL dengan perintah `opt / clean`
- 6) Melakukan proses penulisan hasil sintesiasi dengan perintah `write_verilog -noremame -noattr namafileverilogbaru.v`

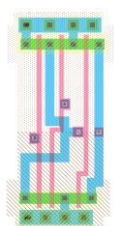
2.3. Perancangan Gates

Sebelum menjadi sebuah layout, yang perlu dirancang terlebih dahulu adalah gerbang – gerbang yang ingin digunakan dalam tugas akhir ini. Ada tahapan – tahapan pembuatan gerbang – gerbang tersebut, yaitu:

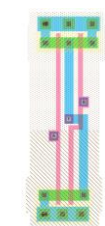
- 1) Proses pembuatan schematic
Proses ini dilakukan pada setiap pembuatan gate yang diperlukan pada layout, schematic ini berisi rangkaian CMOS dari gate yang dibuat.
- 2) Proses pembuatan icon
Proses ini dilakukan pada setiap pembuatan gate yang diperlukan pada layout, proses ini dilakukan setelah proses schematic telah selesai. Proses ini juga membuat bentuk simbol pada gate yang dibuat.
- 3) Proses layout
Proses peletakan bahan – bahan seperti metal, silicon, nmos, pmos, dan semua komponen yang dibutuhkan untuk pembuatan gate yang diperlukan pada layout.

2.4. Komponen Gates yang telah dibuat

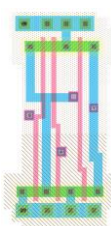
Seperti penjelasan di sub bab sebelumnya, layout terdiri dari beberapa kumpulan gerbang – gerbang logika, dibawah ini ada tampilan dari gerbang yang telah dibuat:



Gate And



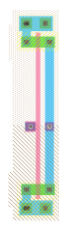
Gate Nand



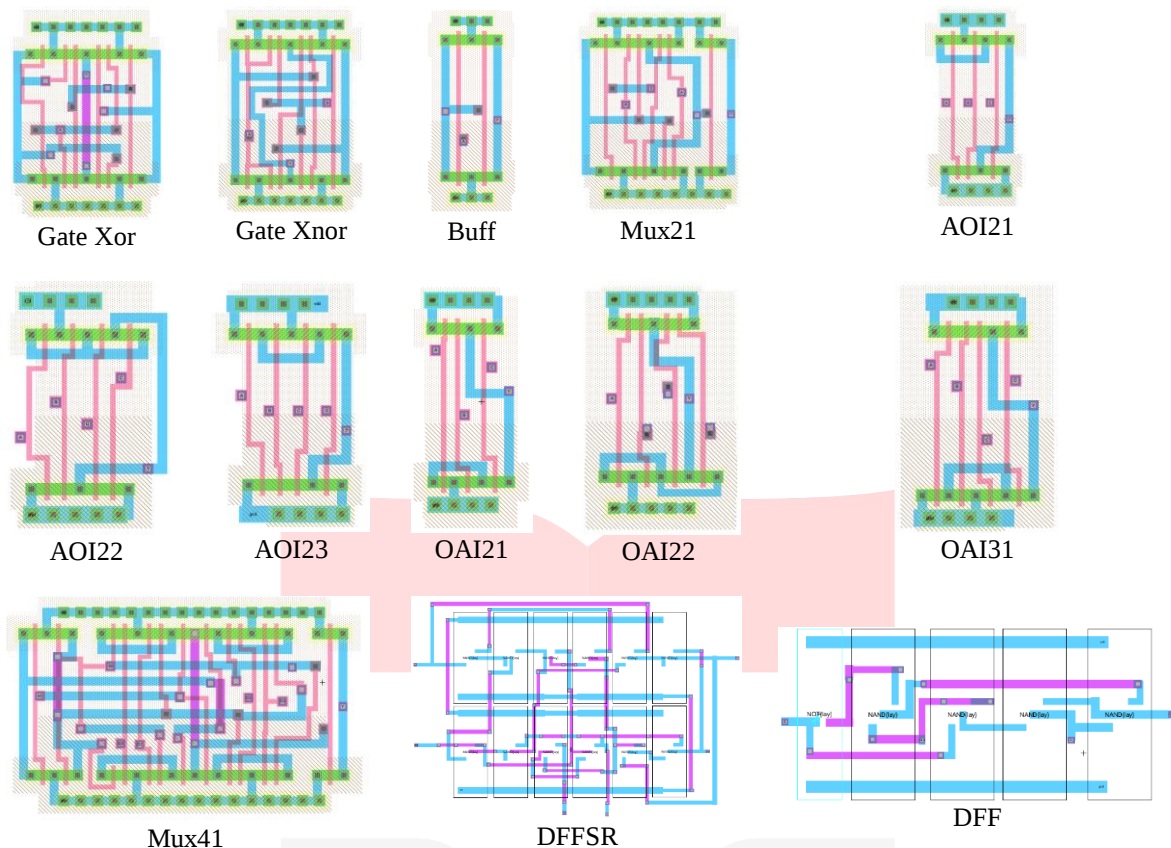
Gate Or



Gate Nor



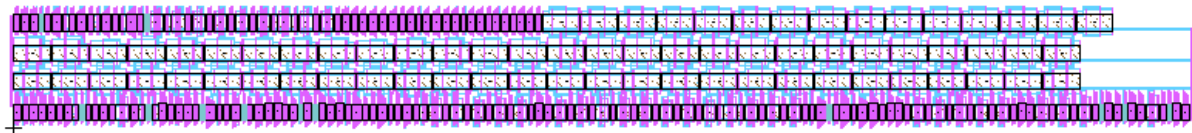
Gate Not



Gambar 2. Gates yang telah dirancang

3. Pembahasan

3.1. Realisasi Sistem



Gambar 3. Tampilan Layout Control Unit

Pada gambar 3, bisa dilihat layout yang dibuat. Layout yang dibuat adalah kumpulan dari beberapa gerbang – gerbang yang sebelumnya sudah dibuat. Layout utama dari sistem ini adalah layout CU (Control Unit). Tugas dari unit kontrol ini memberikan arahan berupa sinyal kontrol agar mengatur jalannya dari prosessor tersebut agar berfungsi dengan benar. Sinyal kontrol yang diberikan berupa bit data yang nantinya akan langsung dikirim ke datapath yang akan menerima langsung data dari unit kontrol ini. Selain memberikan sinyal kontrol, unit kontrol juga menerima sinyal kontrol berupa data dari datapath agar mengerjakan unit kontrol sehingga pengiriman balik sinyal kontrol ke datapath tidak terjadi kesalahan.

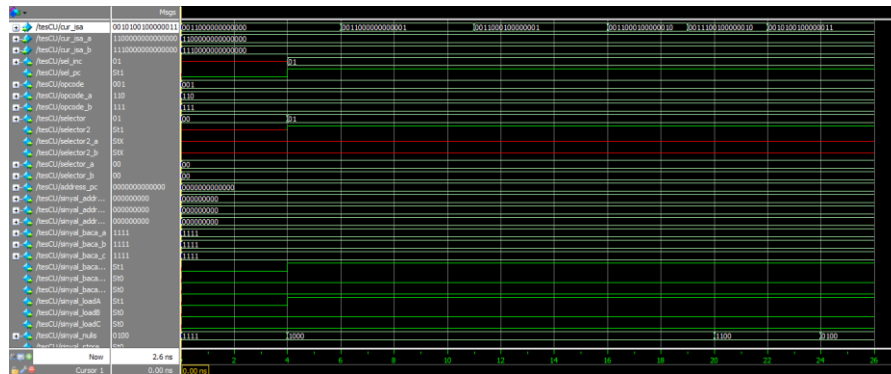
3.2. Skenario Pengujian

Pengujian dilakukan menggunakan perangkat lunak Quartus Altera yang disimulasikan di simulator waveform ModelSim Altera. Pengujian dilakukan dengan cara memasukan instruksi ke dalam program unit kontrol yang sedang dijalankan di simulator, dan memasukan 2 data bit yang berbeda ke dalam mixer yang berada didalam program datapath. Untuk mengetahui keberhasilan dari pengujian ini bisa dilihat dari sinyal output yang berubah – ubah dari unit kontrol setelah instruksi nya dirubah – rubah, dan mixer yang berada didalam datapath melakukan mixing kepada 2 bit data yang berbeda, apakah data output dari mixer memang benar setelah di mixing.

3.3. Pengujian Control Unit

a) Pengujian fungsional unit kontrol

Di program unit kontrol ini, akan menerima input clock , 3 buah reset yang berbeda – beda fungsinya yang akan mengaktifkan instruksi mana yang akan dijalankan. Contoh, apabila input rst_a yang diaktifkan akan memberikan input instruksi cur_isa_a bit data yang berjumlah 16 bit yang 3 bit awalnya yaitu 110. Keluarannya berupa sinyal yang akan masuk ke datapath, sebagai contoh sinyal opcode yang berjumlah 3 bit akan masuk ke datapath, dan datapath akan mengolah data sesuai dengan opcode yang masuk.



Gambar 4. 1. Pengujian Unit Kontrol

4. Kesimpulan

Dari hasil pengujian dan analisa yang telah dilakukan, dapat disimpulkan sebagai berikut.

- Unit Kontrol yang dirancang berhasil mendapat instruksi dan mengeluarkan sinyal kontrol untuk diarahkan ke dalam datapath sehingga unit kontrol dan datapath bekerja sesuai dengan harapan.
- Prosesor yang dirancang dinyatakan applicable, karena maksimum clock frequency yang didapat melebihi kebutuhan minimum dari prosesor, yaitu 625Mhz dengan minimum kebutuhan clock 44.1Khz.
- Dari komponen unit kontrol dan mixer yang telah dirancang, layout unit kontrol yang mempunyai ukuran die size yaitu $1.223 \times 0.129 \text{ mm}^2$.

Daftar Pustaka

- [1] R. Oshana, *DSP for embedded and real-time systems*. Newnes, 2012.
- [2] A. Savadi, "A Survey on Design of Digital Signal Processor," pp. 2483–2486, 2016.
- [3] J. L. H. David A. Patterson, *Computer Organization and Design: The Hardware/Software Interface 4th ed*. Morgan Kaufmann, 2008.