ABSTRAK

IFFT (*Inverse Fast Fourier Transform*) adalah algoritma komputasional yang merupakan invers dari FFT (*Fast Fourier Transform*). Metode IFFT tersebut berfungsi sebagai algoritma untuk mempercepat perhitungan dari IDFT (*Inverse Discrete Fourier Transform*). Dengan adanya IFFT, perhitungan dari IDFT dapat berkurang secara signifikan sehingga perhitungannya menjadi sederhana dan efisien dalam implementasinya. Beberapa implementasinya adalah pada bidang kesehatan, navigasi, telekomunikasi, dan pengolahan suara.

Pada tugas akhir ini, penulis telah merancang sistem IFFT 64 titik dengan menggunakan algoritma radiks-4 dan berhasil diimplementasikan pada FPGA Altera Cyclone II – EP2C20F484C7. Implementasi ini bertujuan untuk membuktikan apakah desain sistem ini dapat dirancang pada perangkat keras FPGA. Sistem ini dirancang menggunakan VHDL, yaitu sebagai bahasa yang bertujuan untuk mengkodekan blok- blok dari sistem yang telah dibuat. Simulasi rancangan ini menggunakan Modelsim yaitu sebagai perlakuan sebelum implementasi ke perangkat keras FPGA. Hasil simulasi tersebut akan dibandingkan dengan simulasi pada MATLAB dan perhitungan manual pada Microsoft Excel.

Setelah simulasi dilakukan dan didapatkan hasilnya, maka dilanjutkan dengan mensintesis desain VHDL ke dalam perangkat keras FPGA Altera Cyclone II – EP2C20F484C7 dengan menggunakan fitur *Programmer* pada *software* Quartus. Jumlah *resource* yang dibutuhkan berdasarkan hasil sintesis ke *hardware* FPGA adalah *total logic elements* berjumlah 9648 (51%), *total combinational functions* berjumlah 8535 (46%), *dedicated logic registers* berjumlah 4406 (23%), *total pins* berjumlah 65 (21%), *total memory bits* sebesar 71680 (30%), dan *embedded multiplier 9-bit elements* berjumlah 52 (100%). Hasil ini menunjukkan bahwa sistem IFFT 64 titik menggunakan radiks-4 dapat diimplementasikan ke perangkat keras FPGA Altera Cyclone II – EP2C20F484C7.

Kata Kunci : IDFT, IFFT, VHDL, FPGA