

ABSTRAKSI

Metode IFFT (*Invers Fast Fourier Transform*) adalah inverse atau kebalikan dari FFT (*Fast Fourier Transform*), dimana FFT merupakan metode untuk pemecahan sinyal diskrit. IFFT merupakan algoritma komputasional yang cepat untuk menghitung IDFT (*Inverse Discrete Fourier Transform*). Subcarrier pada IFFT memiliki frekuensi harmonisasi kelipatan bulat dari frekuensi dasarnya seperti halnya komponen deret Fourier pada sinyal komposit. Salah satu penggunaan IFFT adalah pada system OFDM (*Orthogonal Frekuensi Division Multiplexing*), disini IFFT berperan sebagai modulator pada transmitter.

Pada penelitian ini akan dibuat desain struktur hardware dari IFFT dengan mengkodekan setiap blok-blok dalam IFFT menggunakan bahasa VHDL . Desain sistem dengan VHDL ini akan memodelkan sistem sesuai dengan kebutuhan dari sistem IFFT dan mensimulasikan sebelum perangkat sintesis mentranslate desain dalam hardware secara nyata dengan ModelSim sebagai software pendukung . Dari hasil permodelan dan simulasi maka akan dilakukan sintesis pada tingkat hardware FPGA dengan *Xilinx*.

Sebagai *input* dari IFFT berupa sinyal diskrit hasil keluaran kuantizer dan keluarannya akan didapatkan sinyal diskrit dalam domain waktu. Disini diharapkan akan dapat dilihat hasil *output* dari IFFT. Hasil implementasi di FPGA akan dianalisis performansinya yaitu meliputi : parameter kinerja hasil desain, jumlah *slice* yang diperlukan, delay proses dan keberhasilan algoritma untuk perhitungan IFFT.