

ABSTRAK

Perkembangan kebutuhan manusia akan komunikasi semakin meningkat terlebih untuk teknologi *wireless*. Demi mengimbangi kebutuhan pengguna, teknologi *wireless* pun kini sudah semakin pesat perkembangannya. Salah satu langkah dalam pengembangan teknologi *wireless* adalah dengan mengembangkan teknik modulasinya. *Multicarrier Code Division Modulation Access* (MC-CDMA) merupakan suatu teknik modulasi yang menggabungkan keunggulan antara *Orthogonal Frequency Division Multiplexing* (OFDM) dan *Code Division Multiple Access* (CDMA). Melalui penggabungan tersebut MC-CDMA menjadi lebih baik dalam mengurangi *Multiple Access Interference* (MAI) dan *Inter Symbol Interference* (ISI) dan memperbaiki kinerja *bit error rate* sehingga MC-CDMA muncul sebagai teknik akses jamak yang menjanjikan untuk komunikasi *data rate* yang tinggi.

Dalam tugas akhir ini, dirancang dan diimplementasikan sistem MC-CDMA pada FPGA (*Field Programmable Gate Array*) dengan menggunakan FFT 64 titik terdiri dari dua stage proses berbasis radix 8. Perancangan pada FPGA akan didapatkan *prototype* sistem yang dapat diterapkan untuk pembuatan *chip* MC-CDMA. FPGA ini menggunakan bahasa tingkat tinggi yang dikenal dengan VHDL (*Very High Speed Description Language*). Sistem yang dirancang dan diimplementasikan pada FPGA distandarkan menggunakan standarisasi WLAN 802.11b.

Dari hasil penelitian sistem MC-CDMA *baseband*, dapat ditunjukkan kinerja masing-masing blok melalui simulasi pada Modelsim. Hasil simulasi menunjukkan *input* dan *output* yang sama untuk blok *transmitter* dan *receiver* yang telah digabung. Dari hasil sintesis diperoleh penggunaan *resource* pada FPGA dengan rincian 24% penggunaan slice dan 1% IOB. Hasil rancangan sistem MC-CDMA *baseband* ini dapat bekerja pada frekuensi maksimum 105,972 MHz.

Kata Kunci : MC-CDMA, FPGA, VHDL