

Abstrak

Teknik *multicarrier* dan *Multiple Input Multiple Output-Space Time Code* (MIMO-STC) sangat efektif untuk mengatasi permasalahan sistem komunikasi dengan laju data tinggi. Teknik *multicarrier* dan *Space Time Code* yang banyak digunakan pada sistem komunikasi *wireless* adalah teknik *Orthogonal Frequency Division Multiplexing* (OFDM) dan *Space Time Block Code* (STBC). Tantangan yang dihadapi dalam mengimplementasikan kedua teknik tersebut pada FPGA adalah mendapatkan utilitas memori seminimal mungkin dengan tetap memperhatikan keandalannya. Pada penelitian yang telah dilakukan oleh peneliti sebelumnya sebelumnya, khususnya perancangan *processor* FFT/IFFT pada *transceiver* OFDM^[9,12-13,19-20], umumnya menggunakan algoritma radiks 2 yang mempunyai kelemahan. Kelemahannya antara lain adalah jika jumlah *point* FFT/IFFT besar, maka *stage* atau tahapan perhitungan menjadi lebih banyak sehingga pehitungan menjadi lebih kompleks yang jika diaplikasikan pada FPGA membutuhkan *memory* yang lebih besar. Permasalahan lain adalah bagaimana integrasi kedua teknik tersebut sehingga menjadi suatu kesatuan sistem komunikasi.

Pada penelitian ini direalisasikan OFDM 512 *subcarrier* dengan teknik FFT/IFFT 512 titik yang menggunakan pendekatan algoritma radiks-8, artinya sistem FFT/IFFT 512 titik akan disusun atau dibentuk dari blok-blok FFT 8 titik. Teknik STBC yang digunakan menggunakan skema Alamouti dengan dua pemancar. Teknik FFT/IFFT, STBC, dan integrasinya dideskripsikan pada bahasa *VHSIC Hardware Description Language* (VHDL) sebagai salah satu simulator pembuatan *prototype* IC. Bagian-bagian pendukung lainnya seperti *mapper*, *multiplexing*, dan *demultiplexing* juga direalisasikan guna mendukung sistem secara keseluruhan.

Berdasarkan hasil desain dan implementasi, sistem dapat bekerja pada frekuensi 100 MHz sehingga kecepatan data pada bagian *transmitter* yang dapat dilewatkan adalah 28,3 Mbps. Dengan mengacu pada standar WiMAX 802.16e dengan *bandwidth* 5 MHz dimana kebutuhan kecepatan data minimal sebesar 4 Mbps, maka sistem ini dapat diterapkan. Pengujian juga dilakukan dengan bantuan perangkat *logic analyzer* dan perangkat lunak LA-2124A menunjukkan nilai keluaran yang dihasilkan pada *board* FPGA berdasar deskripsi pin *output*-nya diperoleh nilai yang sama dengan simulasi Modelsim.

Kata kunci : OFDM, MIMO, STBC, FPGA, FFT/IFFT, VHDL