

ABSTRAK

Perangkat Analog-to-Digital Converter (ADC) merupakan sub-komponen yang sangat penting dalam penukaran dan pengolahan sinyal. Salah satu jenisnya adalah Pipeline ADC yang sudah dipakai diberbagai aplikasi diantaranya pencitraan CCD, Ultrasonik untuk peranti medik, Receiver Digital, radar (Contonya: GPR), soundcard, modem dan sebagai perangkat pendukung sistem akuisisi. Pada tugas akhir ini, Arsitektur pipeline ADC secara lebih mendalam akan dikaji dan didemonstrasikan dengan membangun suatu perangkat lunak simulator. Dengan demikian pipeline ADC dapat dengan mudah dipelajari dan dimplementasikan untuk keperluan lebih lanjut

Pengembangan perangkat lunak ini adalah suatu simulator menggunakan Wolfram Mathematica 9 dimana pengguna dapat menganalisis proses masukan dan luaran dan memahami proses yang terjadi. Lebih lanjut dari simulator ini pengguna dapat melihat keunggulan pipeline ADC dibandingkan arsitektur lainnya. Perangkat lunak simulator ini menerima parameter yang diatur oleh pengguna seperti resolusi ADC, tegangan masukan, Format Data luaran, dan mode operasi yang dilakukan. Simulator juga dapat bekerja sebagai konverter data sungguhan dari input audio PC. Simulator juga dapat membaca data tersimpan dari modul Evaluasi ADS61xx dan audio berformat *.wav* yang telah terlebih dahulu tersimpan.

Hasil pengukuran ADC didapatkan lama waktu komputasi bergantung pada kompleksitas algoritma dan juga banyak titik tersampling, secara rata-rata waktu komputasi masih dibawah 30 detik, dengan lama waktu peritungan maksimum 25.03 detik, sehingga simulator dapat dikatakan cukup baik untuk aplikasi real-time. Dari segi akurasi nilai SQNR secara rata-rata diperoleh 29.18 dB.

Kata kunci: *Analog to digital Converter, Arsitektur Pipeline, Highspeed ADC, Wolfram Mathematica,*