

DAFTAR GAMBAR

Gambar 2.1	Proses Enkripsi dan Dekripsi	6
Gambar 2.2	Skema <i>Symmetric Cryptosystem</i>	10
Gambar 2.3	Skema <i>Asymmetric Cryptosystem</i>	11
Gambar 3.1	Diagram Perancangan Sistem Enkripsi Blowfish pada FPGA.	17
Gambar 3.2	Blok Diagram Algoritma Blowfish.....	19
Gambar 3.3	Blok Diagram Pembangkitan Subkunci.....	19
Gambar 3.4	Proses Pembangkitan Subkunci.....	20
Gambar 3.5	Blok Diagram Ekripsi Blowfish	21
Gambar 3.6	Proses Enkripsi Blowfish	22
Gambar 3.7	Blok Diagram Dekripsi Blowfish	22
Gambar 3.8	Proses Dekripsi Blowfish.....	23
Gambar 3.9	Struktur Fungsi F	23
Gambar 3.10	Struktur <i>memory</i>	24
Gambar 4.1	Hasil Simulasi Blok Memori.....	26
Gambar 4.2	Blok Enkripsi.....	27
Gambar 4.3	Hasil Simulasi Blok <i>Round</i> Enkripsi	27
Gambar 4.4	Hasil Simulasi Blok Enkripsi	28
Gambar 4.5	Hasil Simulasi Pembangkitan P-array	29
Gambar 4.6	Hasil Simulasi Pembangkitan S-box1.....	30
Gambar 4.7	Hasil Simulasi Pembangkitan S-box2.....	30
Gambar 4.8	Hasil Simulasi Pembangkitan S-box3.....	30
Gambar 4.9	Hasil Simulasi Pembangkitan S-box4.....	31
Gambar 4.10	Hasil Simulasi Blok FIFO	31
Gambar 4.11	Hasil Simulasi Sistem Secara Keseluruhan.....	32
Gambar 4.12	<i>Waveform</i> untuk 16 kali <i>Round Fiestel</i>	34
Gambar 4.13	<i>Waveform</i> untuk 8 kali <i>Round Fiestel</i>	34
Gambar 4.14	<i>Waveform</i> untuk 4 kali <i>Round Fiestel</i>	35
Gambar 4.15	Nilai IOB Berdasarkan Panjang Kunci	37
Gambar 4.16	Nilai LUTs Berdasarkan Panjang Kunci.....	38
Gambar 4.17	Nilai Flip-Flop Berdasarkan Panjang Kunci	38

Gambar 4.18	Nilai <i>slice</i> berdasarkan panjang kunci	39
Gambar 4.19	Nilai <i>avalanche effect</i> berdasarkan panjang kunci	40
Gambar 4.20	<i>Resources</i> yang digunakan pada FPGA hasil implementasi	41