

## DAFTAR ISI

**LEMBAR PENGESAHAN**

**LEMBAR PERNYATAAN ORISINALITAS**

**HALAMAN PERSEMBAHAN**

**ABSTRAK .....** ..... i

**ABSTRACT .....** ..... ii

**KATA PENGANTAR .....** ..... iii

**UCAPAN TERIMA KASIH .....** ..... iv

**DAFTAR ISI .....** ..... vi

**DAFTAR GAMBAR .....** ..... ix

**DAFTAR TABEL .....** ..... xi

**DAFTAR SINGKATAN .....** ..... xii

**DAFTAR ISTILAH .....** ..... xiv

**DAFTAR LAMPIRAN .....** ..... xvi

**BAB I PENDAHULUAN .....** ..... 1

1.1 Latar Belakang ..... 1

1.2 Tujuan dan manfaat ..... 2

    1.2.1 Tujuan ..... 2

    1.2.2 Manfaat ..... 2

1.3 Rumusan Masalah ..... 2

1.4 Batasan Masalah ..... 2

1.5 Metode Penelitian ..... 3

1.6 Sistematika Penulisan ..... 4

**BAB II DASAR TEORI .....** ..... 5

2.1 Prosesor ..... 5

2.2 Soft Processor OpenRISC 1200 ..... 8

    2.2.1 Soft Processor ..... 8

    2.2.2 OpenRISC 1200 ..... 8

    2.2.3 Or1ksim ..... 11

2.2.4 Gnu Toolchain.....	12
2.3 <i>Field Programable Gate Array (FPGA)</i> .....	12
<b>BAB III PERANCANGAN SISTEM .....</b>	<b>15</b>
3.1 Spesifikasi Sistem <i>Prosesor</i> .....	15
3.2 Diagram <i>Blok Sistem</i> Prosesor .....	15
3.2.1 <i>Central Processing Unit (CPU)</i> .....	16
3.2.1.1 <i>Instruction Unit</i> .....	17
3.2.1.2 <i>General Purpose Registers (GPRs) Unit</i> .....	18
3.2.1.3 <i>Load/Store Unit (LSU)</i> .....	18
3.2.1.4 <i>Integer Execution Pipeline Unit</i> .....	19
3.2.1.5 <i>Multiplier Accumulator (MAC unit)</i> .....	20
3.2.1.6 <i>System unit</i> .....	20
3.2.1.7 <i>Exception unit</i> .....	21
3.2.2 <i>Data cache</i> .....	22
3.2.3 <i>Instruction cache</i> .....	22
3.2.4 <i>Data MMU</i> .....	23
3.2.5 <i>Instruction MMU</i> .....	23
3.2.6 <i>Programmable Interrupt Controller (PIC)</i> .....	24
3.2.7 <i>Tick timer</i> .....	24
3.2.8 <i>Power Management Unit</i> .....	25
3.2.9 <i>Debug Unit</i> .....	25
3.3 Spesifikasi <i>FPGA</i> .....	26
<b>BAB IV PENGUJIAN DAN ANALISIS SISTEM PROSESOR PADA FPGA .....</b>	<b>28</b>
4.1 Sintesis Sistem .....	28
4.2 Simulasi Program Aplikasi .....	33
4.2.1 Membuat <i>File Library Board Atlys</i> .....	33
4.2.2 <i>Program Aplikasi</i> .....	35
4.2.3 <i>Proses Compile Program Aplikasi</i> .....	36
4.2.4 <i>Simulasi Program Aplikasi dengan Or1ksim</i> .....	38
4.3 Analisis Hasil Simulasi .....	39

4.3.1 Analisis Instruksi Set .....	39
4.3.2 Analisis Kecepatan Instruksi.....	41
4.4 Implementasi Sistem pada FPGA .....	43
<b>BAB V KESIMPULAN DAN SARAN .....</b>	<b>45</b>
5.1 Kesimpulan .....	45
5.2 Saran.....	46
<b>DAFTAR PUSTAKA .....</b>	<b>47</b>
<b>LAMPIRAN A .....</b>	<b>49</b>
<b>LAMPIRAN B .....</b>	<b>51</b>
<b>LAMPIRAN C .....</b>	<b>55</b>