

BAB I

PENDAHULUAN

1.1 Latar Belakang

Speech recognition merupakan teknologi yang digunakan untuk menerjemahkan kata yang diucapkan oleh manusia menjadi tulisan. Sistem yang menerapkan *speech recognition* mampu mengerti instruksi yang diucapkan oleh manusia dan bertindak sesuai instruksi yang diberikan. Topik mengenai pengolahan sinyal untuk pengenalan kata banyak menarik minat peneliti untuk mengaplikasikannya dalam perangkat elektronika, sehingga dapat memudahkan pekerjaan manusia.

Salah satu contoh penerapan sistem pengenalan kata dapat dilakukan pada robot mobil sederhana. Robot tersebut mampu membedakan kata yang diucapkan oleh pengguna. Dengan menerapkan sistem pengenalan kata pada robot mobil, maka pengguna dapat mengendalikan arah gerak robot tersebut tanpa harus menyentuh tombol atau berada di dekat robot tersebut.

Pada penelitian sebelumnya telah dilakukan proses pengenalan kata menggunakan software Matlab pada komputer ataupun dengan perangkat *Digital Signal Processing Board* tipe TMS320C6455 untuk melakukan pemrosesan sinyal suara. Pada penelitian ini, penulis ingin mengembangkan sistem pengenalan kata pada FPGA agar dihasilkan sistem embedded untuk proses pengenalan kata.

1.2 Rumusan Masalah

Rumusan masalah yang akan diselesaikan pada tugas akhir ini antara lain:

1. Bagaimana cara mengubah sinyal suara analog menjadi data digital pada FPGA?
2. Bagaimana mengimplementasikan *speech recognition system* pada FPGA yang memiliki *source memory* yang terbatas?
3. Bagaimana mengatur sinyal output dari FPGA agar dapat mengendalikan arah putaran motor DC?

1.3 Tujuan Penulisan

Tujuan tugas akhir ini dapat dirumuskan sebagai berikut :

1. Merancang pemrograman *audio codec interface* pada board FPGA untuk mengatur proses ADC.
2. Mengimplementasikan langkah-langkah pada metode MFCC dan *euclidean distance* ke dalam blok-blok pemrograman di FPGA.
3. Merancang blok pemrograman interface *driver* motor yang digunakan untuk mengatur driver motor.

1.4 Batasan Masalah

Beberapa pembatasan masalah dalam penelitian tugas akhir ini adalah sebagai berikut.

1. Input suara yang diproses untuk dikenali hanya kata “maju”, “mundur”, “kanan”, “kiri”, dan “stop”.
2. Suara yang diproses adalah suara pria dan wanita yang normal.
3. Bahasa VHDL digunakan sebagai pemrograman FPGA.
4. Board FPGA yang digunakan seri XStend v3.0 dengan IC *audio codec* AK4551.
5. Fokus penelitian adalah mengimplementasikan langkah-langkah pada metode MFCC dan Euclidean distance dalam pemrograman FPGA.

1.5 Metode Penelitian

Beberapa langkah penelitian yang dilakukan untuk mendapatkan hasil yang diharapkan sesuai dengan tugas akhir ini adalah:

1. Merumuskan dan membatasi permasalahan
2. Studi Literatur berisikan pembahasan teoritis melalui studi literatur dari buku-buku atau jurnal ilmiah yang berkaitan dengan permasalahan
3. Perancangan sistem meliputi perancangan blok-blok pemrograman langkah-langkah pada metode MFCC dan *euclidean distance* sebagai *speech recognition system* pada FPGA.

4. Pengujian sistem dan pengumpulan data.

Sistem yang telah dirancang, disimulasikan dan dibandingkan dengan software Matlab. Kemudian diimplementasikan ke dalam FPGA.

5. Pengolahan dan analisis data.

Data yang telah diperoleh akan diolah dan dianalisa untuk mengetahui seberapa baik sistem yang telah dibuat.

1.6 Sistematika Penulisan

Secara umum keseluruhan Tugas Akhir ini dibagi menjadi enam bab bahasan, ditambah dengan lampiran dan daftar istilah yang diperlukan. Penjelasan masing-masing bab adalah sebagai berikut:

BAB 1 : PENDAHULUAN

Bab ini berisi gambaran umum dari percobaan yang dilakukan. Tercakup di dalamnya yaitu latar belakang, tujuan dan manfaat, rumusan masalah, batasan masalah, metodologi serta sistematika penulisan.

BAB 2 : DASAR TEORI

Bab ini menjelaskan tentang dasar teori yang digunakan untuk merancang dan mengimplementasikan pembuatan blok *speech recognition* menggunakan metode *MFCC* dan *euclidean distance* pada *FPGA Spartan-3 XC3S1000*.

BAB 3 : PERANCANGAN SISTEM BLOK *SPEECH RECOGNITION*

Bab ini membahas tentang perancangan sistem menyangkut arsitektur dan blok-blok sistem yang diimplementasikan ke dalam *FPGA Spartan-3 XC3S1000*.

BAB 4 : HASIL SIMULASI BLOK *SPEECH RECOGNITION*

Bab ini menerangkan tentang hasil simulasi sistem yang telah dirancang.

BAB 5 : IMPLEMENTASI DAN SINTESA *SPEECH RECOGNITION* PADA *FPGA*

Bab ini membahas mengenai hasil pengujian untuk kemudian dilakukan analisis terhadap perancangan dan implementasi yang diperoleh pada bab sebelumnya.

BAB 6 : KESIMPULAN DAN SARAN

Pada bab ini merupakan bab terakhir dari laporan tugas akhir yaitu berupa kesimpulan untuk sistem yang penulis kerjakan, serta saran untuk penelitian berikutnya.