

ABSTRAK

Sistem komunikasi digital adalah salah satu sistem komunikasi yang sampai saat ini masih digunakan dan masih akan terus berkembang. Keunggulan sistem ini terletak pada pemakaian dua level tegangan, untuk representasi nilai 1 dan 0. Sehingga, tidak perlu lagi menghasilkan atau mendeteksi harga tegangan dan/atau arus yang presisi pada suatu rangkaian. Oleh karena itu, pembuatan rangkaian digital secara massal lebih mudah dan aman. Digitalisasi perangkat dibutuhkan untuk menangani masalah pada sistem komunikasi digital. Perangkat digital ini umumnya memiliki dimensi yang lebih kecil dan dapat menghemat penggunaan daya. Digitalisasi perangkat juga digunakan untuk menangani sistem dengan frekuensi yang cukup tinggi. Salah satu perangkat yang harus didigitalisasi adalah filter pada sistem komunikasi

Dalam tugas akhir ini telah dirancang sebuah filter digital menggunakan FPGA (Field Programmable Gate Array). Filter yang akan dibuat adalah sebuah filter BPF (Band Pass Filter) yang akan meloloskan frekuensi 1Mhz hingga 30Mhz. Filter ini biasa digunakan pada PLC (Power Line Communication) untuk meneruskan dan memilih frekuensi yang selanjutnya akan diproses.

Setelah dilakukan implementasi filter digital pada board FPGA Virtex 4 XC4VLX25-SF363, dibutuhkan resource sebagai berikut: jumlah slice: 74%, jumlah slice flip flop 15%, jumlah 4 input LUT 55%, jumlah bonded IOB 10%, jumlah Gclk 6%, jumlah DCM_ADV 25%, jumlah DSP 48 100%.

Kata kunci: Filter Digital, FPGA.