

ABSTRAK

Voice recognition merupakan teknologi yang digunakan untuk mengenali kata yang diucapkan oleh manusia menjadi sebuah ciri khusus. Penerapan sistem pengenalan suara dalam perangkat elektronika memberikan pilihan lain untuk mengendalikan perangkat tersebut yang umumnya masih menggunakan tombol atau *switch*. Hal ini memudahkan manusia untuk mengendalikan perangkat, terlebih kepada sebuah perangkat yang khusus yang tidak ingin diaktifkan oleh orang lain.

Pada pengerjaan tugas akhir ini, telah dirancang sebuah blok *voice recognition* dengan menggunakan kombinasi algoritma LPC orde tiga dan *euclidean distance*. Hasil perancangan dimodelkan dengan bahasa pemrograman VHDL (*Very High Speed Integrated Circuit Description Language*) dan disimulasikan, disintesis, dan diimplementasikan menggunakan Xilinx ISE 14.4. Perangkat yang digunakan adalah dua buah FPGA Spartan-3 XC3S1000 dengan tampilan keluaran melalui *7-Segment*.

Dari hasil pemodelan dan simulasi maka dilakukan sintesis pada tingkat hardware FPGA dengan Xilinx *Synthesize Tools*. Dari hasil sintesa blok *voice recognition* pada FPGA pertama didapatkan jumlah *resources* yang dibutuhkan adalah jumlah slice register 5%, total jumlah 4 input LUT 92%, jumlah IOB 16%, jumlah MULT 18x18 100%, jumlah BUFGMUX 37% dan total memori yang digunakan adalah 410308 kB. Pada FPGA kedua didapatkan jumlah *resources* yang dibutuhkan adalah jumlah slice flip-flop 3%, total jumlah 4 input LUT 30%, jumlah IOB 22%, jumlah MULT 18x18 54%, jumlah BUFGMUX 12% dan total memori yang digunakan adalah 417192 kB. Secara keseluruhan Sistem yang dibuat menghasilkan 285 koefisien ciri untuk setiap kata dengan panjang sinyal masukan 1 detik. Dan sistem ini mempunyai tingkat akurasi berkisar 70% untuk perintah “buka”, dan 60% untuk perintah “tutup”.

Kata kunci : LPC, *euclidean distance*, FPGA, VHDL