

## DAFTAR ISI

<b>LEMBAR PENGESAHAN TUGAS AKHIR .....</b>	<b>ii</b>
<b>LEMBAR PERNYATAAN ORISINILITAS.....</b>	<b>iii</b>
<b>ABSTRAK.....</b>	<b>iv</b>
<b>ABSTRACT .....</b>	<b>v</b>
<b>KATA PENGANTAR .....</b>	<b>vi</b>
<b>UCAPAN TERIMA KASIH.....</b>	<b>vii</b>
<b>DAFTAR ISI .....</b>	<b>viii</b>
<b>DAFTAR GAMBAR .....</b>	<b>x</b>
<b>DAFTAR TABEL.....</b>	<b>xi</b>
<b>DAFTAR ISTILAH.....</b>	<b>xii</b>
<b>BAB I PENDAHULUAN .....</b>	<b>1</b>
1.1 Latar Belakang.....	1
1.2 Tujuan Penelitian .....	2
1.3 Manfaat Penelitian .....	2
1.4 Rumusan Masalah.....	2
1.5 Batasan Masalah .....	2
1.6 Metodologi Penelitian.....	2
1.7 Sistematika Laporan .....	3
<b>BAB II LANDASAN TEORI.....</b>	<b>4</b>
2.1 <i>Radio Detection and Ranging (RADAR)</i> .....	4
2.2 Pencitraan Dengan RADAR .....	5
2.3 <i>Synthetic Apperture Radar (SAR)</i> .....	7
2.4 Pencitraan dan Resolusi Pada RADAR .....	8
2.5 <i>Chirp signal</i> .....	10
2.6 <i>Chirp Generator</i> .....	12
2.7 <i>Digital Chirp Generator</i> .....	13
2.8 <i>Memory-Based Chirp Generator (CG) Design</i> .....	14
2.8.1 <i>Binary Counter</i> .....	15
2.8.2 <i>Memory ROM</i> .....	15
2.8.3 <i>DAC Driver</i> .....	15

2.8.4	<i>Phase Lock Loop (PLL)</i> .....	16
2.8.5	<i>DAC Module</i> .....	16
2.8.6	<i>Reconstruction Filter</i> .....	16
2.9	<i>Direct Digital Synthesizer (DDS) Chirp Generator (CG) Design</i> .....	16
<b>BAB III PERANCANGAN SISTEM</b> .....		<b>18</b>
3.1	Diagram Alir Pengerjaan .....	18
3.2	Spesifikasi Sistem .....	18
3.3	Perancangan Generator <i>Chirp</i> .....	19
3.3.1	Tahap <i>Software</i> .....	19
3.3.2	Tahap <i>Firmware FPGA</i> .....	21
3.3.3	Perancangan DAC Module.....	23
<b>BAB IV PENGUKURAN DAN ANALISIS</b> .....		<b>27</b>
4.1	Pengukuran Parameter Komponen dan Verifikasi Hasil .....	27
4.2	Pengukuran dan Analisis Blok DAC Module.....	27
4.3	Verifikasi Sinyal Keluaran <i>Chirp</i> .....	29
<b>BAB V KESIMPULAN DAN SARAN</b> .....		<b>32</b>
5.1	Kesimpulan .....	32
5.2	Saran .....	32
<b>DAFTAR PUSTAKA</b> .....		<b>33</b>

