

DAFTAR GAMBAR

Gambar 2.1 Arsitektur LVQ	19
Gambar 3.1 Diagram Blok Sistem	20
Gambar 3.2 Diagram Alir Sistem Data Latih (kiri) dan Data Uji (kanan)	21
Gambar 3.3 Diagram Blok Pre-Processing.....	21
Gambar 3.4 user interface simulasi sistem	27
Gambar 3.5 user interface hasil simulasi sistem	27