

DAFTAR ISI

LEMBAR PENGESAHAN TUGAS AKHIR	ii
LEMBAR PERNYATAAN ORISINALITAS	iii
ABSTRAK.....	iv
<i>ABSTRACT</i>	v
KATA PENGANTAR	vi
UCAPAN TERIMAKASIH	vii
DAFTAR ISI.....	viii
DAFTAR GAMBAR.....	xi
DAFTAR TABEL.....	xiii
DAFTAR AKRONIM	xiv
DAFTAR SIMBOL	xvi
DAFTAR LAMPIRAN	xviii
BAB 1 PENDAHULUAN.....	1
1.1 Latar Belakang Masalah	1
1.2 Rumusan Masalah.....	3
1.3 Tujuan Penelitian	3
1.4 Batasan Masalah	4
1.5 Metode Penelitian	4
1.6 Sistematika Penulisan	4
BAB 2 TINJAUAN PUSTAKA.....	6
2.1 Konsep Dasar Kereta Cepat.....	6
2.2 Konsep Dasar LTE untuk Kereta Cepat	6
2.3 Penelitian Sebelumnya.....	7
2.4 Konfigurasi Jaringan LTE	8
2.5 <i>Coverage planning site 4G LTE</i>	9
2.6 <i>LTE Backhaul Plane</i>	10
2.7 <i>Delay dan Loss LTE Backhaul</i>	10
2.8 Rancangan <i>Site LTE Radio Access Network</i> Kereta Cepat.....	11
2.9 Perancangan <i>Evolved Packet Core</i>	12
2.10 Teknologi <i>Backhaul</i>	13
2.11 Teknologi XG-PON	13

2.12	Topologi <i>Backhaul</i> dan <i>Backbone</i>	14
2.13	<i>Dense Wavelength Division Multiplexing</i>	15
2.14	Parameter perhitungan pada <i>Backhaul</i> Fiber Optik	16
2.14.1	<i>Link Power Budget</i>	16
2.14.2	<i>Rise Time Budget</i>	17
2.14.3	<i>Signal to Noise Ratio</i>	18
2.14.4	<i>Q-factor</i>	18
2.14.5	<i>Bit Error Rate</i>	18
2.14.6	Latency	18
BAB 3 MODEL PERANCANGAN SISTEM JARINGAN <i>BACKHAUL</i> 4G LTE		
KERETA CEPAT.....		
3.1	Perancangan jaringan.....	20
3.2	Diagram Alir Perancangan.....	20
3.3	Jalur jaringan Jakarta – Cirebon	21
3.4	Jaringan <i>Backbone</i>	22
3.5	<i>Site</i> baru dan <i>existing</i> sepanjang jalur kereta cepat.....	22
3.6	Diagram Sistem DWDM	23
3.7	Model sistem XG-PON.....	24
3.8	<i>Backbone</i> optik	24
3.9	Parameter Akses	24
3.10	Perancangan jaringan Jakarta – Cirebon	26
3.11	Perhitungan <i>Link Power Budget</i>	28
3.12	Perhitungan <i>Bit Error Rate</i>	29
3.13	Perhitungan <i>Rise Time Budget</i>	29
3.14	Perhitungan <i>Delay</i>	30
BAB 4 SIMULASI DAN ANALISIS HASIL PERANCANGAN JARINGAN		
<i>BACKHAUL</i>.....		
4.1	Diagram pemodelan sistem.....	33
4.2	Analisis Perhitungan Matematis	34
4.2.1	Analisis Hasil Perhitungan <i>Link Power Budget</i>	35
4.2.2	Analisis hasil perhitungan terhadap <i>Q-factor</i>	37
4.2.3	Analisis hasil perhitungan terhadap <i>Bit Error Rate</i>	39
4.2.4	Analisis hasil perhitungan terhadap <i>Rise Time Budget</i>	40
4.2.5	Analisis hasil perhitungan terhadap <i>Delay</i>	42

4.3	Analisis hasil perancangan simulasi	43
4.3.1	Analisis hasil simulasi terhadap <i>Link Power Budget</i>	44
4.3.2	Analisis hasil simulasi terhadap <i>Q-factor</i>	46
4.3.3	Analisis hasil simulasi terhadap <i>Bit Error Rate</i>	48
BAB 5 KESIMPULAN DAN SARAN		51
5.1	Kesimpulan	51
5.2	Saran	52
DAFTAR PUSTAKA.....		53