

DAFTAR ISI

LEMBAR PENGESAHAN	ii
LEMBAR PERNYATAAN ORISINALITAS	iii
ABSTRAK.....	iv
ABSTRACT	v
KATA PENGANTAR	vi
DAFTAR ISI	vii
DAFTAR GAMBAR.....	ix
DAFTAR TABEL	x
BAB I Pendahuluan.....	2
1.1. Latar belakang.....	2
1.2. Rumusan masalah	4
1.3. Tujuan	4
1.4. Rencana Kegiatan	4
1.5. Jadwal kegiatan	5
BAB II Kajian Pustaka	6
2.1 Landasan Teori.....	6
2.1.1 Arsitektur x86	6
2.1.2 Cache Memory.....	6
2.1.3 Cache miss dan cache hit	7
2.1.4 Replacement policy pada cache	8
2.1.5 Tree Pseudo Least Recently Used.....	8
2.1.6 Studi Terkait.....	9
BAB III Perancangan Sistem	13
3.1 Metode Penelitian	13
3.2 Rancangan konfigurasi.....	13
3.3 Skenario pengujian.....	14

BAB IV Hasil Pengujian.....	17
4.1 Skenario 1(Level L1 cache).....	17
4.2 Skenario 2(Level L1 dan L2 cache).....	19
4.3 Skenario 3(Level L1, L2 dan L3 cache)	22
BAB V Kesimpulan.....	27
Referensi	28