

# BAB I

## PENDAHULUAN

### 1.1.Latar Belakang

x86, juga dikenal sebagai 80x86, adalah nama untuk arsitektur mikroprosesor yang dikembangkan oleh Intel, perusahaan terkemuka dalam pembuatan komponen komputer. Arsitektur x86, bersama dengan x64, sangat populer dan banyak digunakan dalam komputer desktop, laptop, serta di pasar server sederhana.

[1]Cache adalah mekanisme penyimpanan sementara data yang digunakan untuk mempercepat proses loading atau pemuatan suatu situs web atau aplikasi.

[2] Memori cache memungkinkan laju eksekusi mesin untuk meningkat secara signifikan. Untuk berfungsi secara efektif, memori cache harus dirancang dan diimplementasikan dengan cermat [3].

Ada tiga jenis cache dalam prosesor. Cache pertama adalah L1 Cache (Level 1 Cache), yang merupakan cache tercepat dan terdekat dengan inti prosesor. L1 Cache menyimpan data dan instruksi yang sering digunakan. Selanjutnya, terdapat L2 Cache (Level 2 Cache), yang memiliki ukuran yang lebih besar dan biasanya digunakan bersama oleh beberapa inti prosesor. L2 Cache menyimpan data dan instruksi yang sering digunakan oleh inti CPU. Terakhir, terdapat L3 Cache (Level 3 Cache), yang memiliki ukuran yang lebih besar lagi dan digunakan bersama oleh semua inti CPU dalam satu chip prosesor. L3 Cache membantu mengurangi beban pada memori utama (RAM) dengan menyimpan data yang sering digunakan. Dengan adanya cache-cache ini, waktu akses ke memori utama dapat dikurangi, kecepatan pemrosesan data dapat ditingkatkan, dan kinerja sistem komputer dapat dioptimalkan [4].

*Least Recently Used (LRU)* adalah sebuah algoritma penggantian halaman yang digunakan dalam manajemen memori pada sistem komputer. Algoritma ini didasarkan pada prinsip bahwa halaman yang paling jarang digunakan dalam waktu terakhir akan digantikan terlebih dahulu ketika ada kebutuhan untuk menggantikan halaman yang ada di dalam memori [5]. *Least Recently Used (LRU)* memiliki beberapa kekurangan. Yaitu, pertama implementasinya kompleks dan menambah overhead karena memerlukan struktur data tambahan. LRU juga mengasumsikan ukuran cache tetap, sulit untuk menyesuaikannya secara dinamis. Pada pola akses yang tidak sesuai, LRU mungkin tidak optimal dan menggusur item yang sebenarnya sering digunakan. Selain itu, LRU tidak efektif pada awal (cold start) ketika cache kosong karena tidak ada sejarah penggunaan. Dalam sistem terdistribusi, implementasi LRU yang konsisten secara global dapat kompleks. LRU juga kurang baik

dalam menangani lonjakan akses periodik terhadap beberapa item dan dapat menggusur item selama periode ketidakaktifan. Sensitivitas terhadap ukuran cache juga dapat mempengaruhi kinerjanya [6].

*Bimodal Insertion Policy (BIP)* adalah algoritme pengelolaan cache. Kebijakan Penyisipan Bimodal (BIP) serupa dengan LIP, namun dengan perbedaan bahwa secara jarang (dengan probabilitas rendah) menempatkan beberapa baris masuk ke dalam posisi MRU. BIP diatur oleh suatu parameter, yaitu parameter throttle bimodal ( $\epsilon$ ), yang mengontrol persentase baris masuk yang ditempatkan pada posisi MRU. Sementara kebijakan LRU tradisional dan LIP dapat dianggap sebagai kasus khusus dari BIP dengan  $\epsilon = 1$  dan  $\epsilon = 0$  masing-masing. LIP dapat mempertahankan baris-baris pada posisi non-LRU dari tumpukan kebaruan bahkan jika baris-baris tersebut berhenti dirujuk kembali. Karena LIP tidak dilengkapi dengan mekanisme penuaan maka hadirilah Bimodal Insertion Policy [7].

Pada penelitian ini, *Bimodal Insertion Policy (BIP)* diusulkan untuk mengatasi kekurangan pada LRU yaitu implementasinya kompleks dan menambah overhead karena memerlukan struktur data tambahan dan lain lainnya. Penelitian ini dilakukan menggunakan gem5 yang merupakan sebuah simulator arsitektur komputer yang bersifat open-source. Gem5 dirancang untuk mendukung penelitian dan pengembangan di bidang arsitektur komputer, sistem operasi, serta pengembangan perangkat keras. Akan diuji cobakan dengan menggunakan perkalian matriks sebagai tolok ukur, dan yang akan diukur termasuk tingkat keberhasilan cache dan kegagalan cache.

## 1.2.Rumusan Masalah

Berdasarkan latar belakang yang ada di atas, maka rumusan masalah dalam penelitian ini sebagai berikut:

- A. Bagaimana mengimplementasikan Bimodal Insertion Policy (BIP) pada arsitektur x86 untuk cache replacement policy?
- B. Bagaimana performansi Bimodal Insertion Policy (BIP) pada arsitektur x86 untuk cache replacement policy?

## 1.3.Tujuan

Adapun tujuan dari penelitian ini adalah:

- A. Mensimulasikan Bimodal Insertion Policy (BIP) pada arsitektur x86 untuk cache replacement policy.

B. Menganalisis perbandingan cache hit dan cache miss pada cache replacement policy menggunakan Bimodal Insertion Policy (BIP) dan LRU pada arsitektur x86.

## 1.4. Batasan Masalah

Masalah penelitian menggunakan simulasi berbasis gem5.

## 1.5. Rencana Kegiatan

Tabel 1. Rencana Kegiatan

Kegiatan	Bulan					
	1	2	3	4	5	6
Studi literatur						
Persiapan lingkungan simulasi						
Scenario perancangan						
Pengujian						
Analisis Data						
Penyusunan Laporan						

### A. Studi Literatur

Kegiatan ini melibatkan membaca dan mempelajari literatur terkait Arsitektur Komputer X86, *Bimodal Insertion Policy (BIP)* sebagai kebijakan penggantian cache. Tujuannya untuk memahami konsep, prinsip, dan teknik yang terkait dengan topik penelitian.

### B. Persiapan lingkungan simulasi

Kegiatan ini melibatkan merancang eksperimen yang akan dilakukan untuk menganalisis performansi Arsitektur Komputer X86 dengan menggunakan *Bimodal Insertion Policy (BIP)*.

### **C. Scenario Perancangan**

Kegiatan ini melibatkan menginstal dan mengkonfigurasi gem5, simulator arsitektur komputer yang akan digunakan untuk melakukan simulasi.

### **D. Pengujian**

Kegiatan yang dilakukan yaitu melakukan implementasi sesuai dengan metode yang diterapkan dan tahapan yang ditentukan.

### **E. Analisis Data**

Kegiatan ini melibatkan menganalisis data performansi yang telah dikumpulkan dari hasil simulasi.

### **F. Penyusunan Laporan**

Kegiatan ini melibatkan penulisan laporan penelitian yang mencakup deskripsi penelitian, metodologi, hasil analisis, dan kesimpulan yang diperoleh. Laporan ini akan menjadi dokumentasi utama dari penelitian yang dilakukan.