

ABSTRAKSI

Sistem SDH merupakan suatu sistem transmisi digital yang muncul setelah sistem PDH. Sistem SDH dapat memperbaiki kapasitas dan fleksibilitas sistem PDH. Terminal multiplexer, add drop multiplexer, digital cross connect dan regenerator adalah Elemen – elemen SDH. Setiap elemen mempunyai fungsi yang penting bagi kelancaran system SDH. Kinerja masing – masing elemen SDH berpengaruh pada kelayakan sistem SDH. Banyak parameter yang dapat menghambat kinerja dari jaringan SDH. Salah satu yang menjadi penghambat kinerja dari elemen SDH adalah Jitter. Jitter dapat di timbulkan oleh Multiplexer maupun Regenerator pada elemen SDH. Dengan adanya *jitter* akan menurunkan kualitas sistem transmisi digital dengan merusak kemampuan penerima untuk menentukan *bit decision* yang benar. Untuk mengetahui kemampuan Elemen SDH dari pengaruh *jitter* maka dilakukan simulasi dengan memberikan inputan berupa *jitter* dengan amplitudo *jitter* yang bervariasi dengan batas maksimal amplitudo *jitter* sebesar 20 Unit Interval. Parameter yang disimulasikan yaitu Bit Rate, BER, Bentuk Pulsa dan sensitivitas. Dari hasil penelitian menunjukkan bahwa BER yang dihasilkan pada elemen SDH kecepatan maksimal 622 Mbps adalah 10^{-4} dan toleransi bit rate sebesar 17 ppm dengan metode yang digunakan adalah proses justifikasi dan pembufferan slip. Sedangkan pulsa "1" mengalami penurunan sebesar 0,3065 Volt dan pulsa "0" mengalami penurunan sebesar 0,0145 Volt. Pengukuran dilakukan di laboratorium Risti pada bulan agustus 2007.