

DAFTAR ISI

	Halaman
HALAMAN JUDUL	
LEMBAR PENGESAHAN	ii
LEMBAR PERNYATAAN ORISINALITAS.....	iii
LEMBAR PERSEMBAHAN.....	iv
ABSTRAK.....	v
ABSTRACT.....	vi
KATA PENGANTAR.....	vii
UCAPAN TERIMA KASIH	viii
DAFTAR ISI.....	ix
DAFTAR GAMBAR.....	xi
DAFTAR TABEL.....	xiv
DAFTAR ISTILAH.....	xv
DAFTAR SINGKATAN	xvi
DAFTAR LAMPIRAN.....	xvii
BAB 1 PENDAHULUAN	
1.1 Latar Belakang	1
1.2 Maksud dan Tujuan.....	1
1.3 Perumusan Masalah	2
1.4 Batasan Masalah	2
1.5 Metodologi Penelitian.....	2
1.6 Sistematika Penulisan	4
BAB 2 DASAR TEORI	
2.1 Loran-C dan Konsep Deteksi <i>Position-Fix</i>	5
2.2 <i>Hard-Limiting Receiver</i> pada Loran-C	7
2.3 Konsep <i>Bandpass-Limiter</i>	8
2.4 Kondisi Lingkungan Loran-C pada Navigasi LF.....	11
2.5 Metoda <i>Half-Cycle Bandpass Limiter</i>	14
2.6 Konsep <i>Test-Bed Receiver</i>	17
2.7 Pengenalan TMS DSK 320c6713	19

BAB 3 SIMULASI DAN IMPLEMENTASI

3.1 Diagram Alir Perancangan dan Implementasi Detektor <i>Zero Crossing</i>	21
3.2 Simulasi <i>Bandpass Limiter</i> pada Matlab.	21
3.3 Simulasi <i>Half-Cycle Bandpass Limiter</i> pada Matlab.....	23
3.4 Simulasi <i>Receiver</i> pada Matlab.....	29
3.5 Implementasi pada TMS DSK 320c6713.	31
3.5.1 Pilihan Prosedur Implementasi Sistem pada TMS DSK 320c6713.....	31
3.5.2 Aplikasi Filter Digital pada TMS DSK 320c6713.....	32
3.5.3 <i>Setup</i> Koneksi Antara PC dan TMS DSK 320c6713.....	34
3.5.4 <i>Build</i> dan <i>Running Project</i> Algoritma Half-Cycle Bandpass Limiter pada TMS DSK 320C6713.....	35

BAB 4 PENGUJIAN DAN ANALISIS

4.1 Analisis Performa Simulasi Algoritma Half-Cycle Bandpass Limiter pada SAN	38
4.2 Analisis Hasil Uji Perhitungan TD Simulasi Receiver pada Matlab	40
4.3 Analisis Parameter Prosedur Implementasi	42
4.4 Evaluasi Prosedur Implementasi.....	44
4.4.1 <i>Setup</i> Code Composer studio	44
4.4.2 <i>Building Options</i>	44
4.4.3 <i>Running</i> dan Masalah <i>Memory Access</i>	45

BAB 5 KESIMPULAN DAN SARAN

5.1 Kesimpulan..	47
5.2 Saran	47

DAFTAR PUSTAKA

LAMPIRAN A

LAMPIRAN B