

DESAIN DAN IMPLEMENTASI MODULATOR DIGITAL 64-QAM PADA FPGA

Fahrizal Falaq¹, Rina Pudji Astuti², Denny Darlis³

¹Teknik Telekomunikasi, Fakultas Teknik Elektro, Universitas Telkom

Abstrak

Sistem telekomunikasi bertujuan untuk mengirimkan sinyal dari sumber informasi ke tujuan yang diinginkan. Awalnya pengembangan sumber informasi hanya berbentuk suara dan pesan singkat atau Short Message Service (SMS) dengan bandwidth yang rendah. Dalam perkembangannya, sumber informasi dapat berbentuk gambar, video dan layanan data dengan bandwidth yang jauh lebih besar. Perlu modulator yang dapat mengubah sinyal dari sumber informasi tersebut agar dapat dikirimkan melalui kanal-kanal transmisi. Modulator 64-QAM adalah salah satu jenis modulator yang mampu memodulasi sinyal frekuensi tinggi dengan bit rate yang dibandingkan dengan ASK, FSK dan PSK.

Pada penelitian ini didesain 64-Quadrature Amplitude Modulation (QAM) dengan menggunakan pengkodean Very High Speed Integrated Circuit (VHSIC) Hardware Description Language (VHDL). Bit-bit dari sumber informasi diparalelkan menjadi bit-bit inphase dan bit-bit quadrature. Kemudian bit-bit tersebut dikonstelasi menjadi simbol-simbol dengan amplitudo dan fasa yang berbeda-beda. Modulator memodulasi sinyal informasi, yang telah dikonstelasi, dengan sinyal pembawa, berupa sinyal sinus dan sinyal cosinus. Program tersebut disimulasikan pada software ModelSim SE 6.3f dan diimplementasikan ke Field-Programmable Gate Array (FPGA) dengan software Xilinx ISE Design Suite 12.1 pada Development Board Virtex 4 XC4VLX25 SF363.

Hasil implementasi memperlihatkan keluaran modulator tersebut berupa 64 simbol-simbol sinyal dengan inphase dan quadrature yang berbeda-beda. Implementasi sistem menggunakan 1% resource Virtex 4 XC4VLX-SF363. Ini menunjukkan bahwa sistem dapat diimplementasikan atau tidak overload. Modulator ini memiliki delay 2400 clock. Karena clock Virtex 4 XC4VLX-SF363 sebesar 10 ns, maka modulator ini memiliki frekuensi sebesar 41,667 kHz dan bit rate sebesar 250 kbps.

Kata Kunci : 64-QAM, Modulasi Digital, FPGA, VHDL

Telkom
University

Abstract

Telecommunication system aims to transmit the signal from the source to the desired destination. At first, the development of information sources were only in form of voice and Short Message Service (SMS) with a low bandwidth. As it developed, information sources can be in form of images, video and data services with much wider bandwidth. Modulator is needed to process the signal from information sources so that it can be transmitted through the canals. 64 QAM modulator is one type of modulator that has higher bit rate than ASK, FSK, or PSK modulator.

In this research, 64-Quadrature Amplitude Modulation (QAM) is designed by using Very High Speed Integrated Circuit (VHSIC) Hardware Description Language (VHDL). Bits of sources information is paralalled into bits inphase and quadrature. Then the bits is represented in form of symbol constellation with various amplitude and phase. Modulator modulates the constellated information signal with the carrier signal which is in the form of sine and cosines signal. The simulation is done in ModelSim SE 6.3f software and is implemented on the Development Board Vitrex 4 XC4VLX25 SF363 Field-Programmable Gate Array (FPGA) by Xilinx ISE Design Suite 12.1 software.

The modulator output is represented in the form of 64 symbols with various inphase and quadrature. The system implementation is using 1% resource of Virtex 4 XC4VLX-SF363. This shows that the system can be implemented properly without any overload. This modulator takes 2400 clock delay. The frequency of the internal clock of Virtex 4 XC4VLX-SF363 is 10 ns, so this modulator has 41,667 kHz frequency and 250 Kbps bit rate.

Keywords : 64-QAM, Digital Modulation, FPGA, VHDL.

BAB I

PENDAHULUAN

1.1. Latar Belakang

Sistem telekomunikasi bertujuan untuk mengirimkan sinyal dari sumber informasi ke tujuan yang diinginkan. Awalnya pengembangan sumber informasi hanya berbentuk suara dan pesan singkat atau *Short Message Service* (SMS) dengan *bandwidth* yang rendah. Dalam perkembangannya, sumber informasi dapat berbentuk gambar, video dan layanan data dengan *bandwidth* yang jauh lebih lebar. Perlu modulator yang dapat mengubah sinyal dari sumber informasi tersebut agar dapat dikirimkan melalui kanal-kanal transmisi. Modulator 64-QAM adalah salah satu jenis modulator yang mampu memodulasi sinyal frekuensi tinggi dengan *bit rate* yang besar dan probabilitas *error* yang lebih rendah dibandingkan dengan ASK, FSK dan PSK.

Modulasi adalah salah satu cara untuk memenuhi kemampuan tersebut. Salah satu metode memodulasikan sinyal informasi dengan sinyal pembawa adalah *Quadrature Amplitude Modulation* (QAM). Sistem kerja QAM adalah mengubah sinyal informasi yang dikirimkan menjadi simbol-simbol. Simbol-simbol tersebut dikalikan dengan sinyal pembawa yang frekuensinya lebih tinggi daripada frekuensi dari sinyal informasi.

Penyusunan tugas akhir ini berawal dari belum adanya penelitian tentang mendesain dan mengimplementasi modulator digital 64-QAM pada *development board Field-Programmable Gate Array* (FPGA) dengan bahasa pengkodean *Very High Speed Integrated Circuit* (VHSIC) *Hardware Description Language* (VHDL) di Institut Teknologi Telkom. Sehingga akan didapatkan informasi bagaimana bentuk keluaran modulator digital 64-QAM yang telah didesain pada *development board* FPGA.

BAB I Pendahuluan

1.2. Rumusan Masalah

Dalam tugas akhir ini akan didesain modulator digital 64-QAM. Maka rumusan yang terkait dengan hal di atas adalah sebagai berikut :

1. Perancangan spesifikasi sistem modulator digital 64-QAM.
2. Pemodelan dan simulasi spesifikasi sistem modulator digital 64-QAM pada VHDL.
3. Validasi modulator digital 64-QAM hasil simulasi pada VHDL dengan hasil simulasi penelitian modulator digital 64-QAM pada Matlab.
4. Implementasi modulator digital 64-QAM pada *development board* FPGA.

1.3. Tujuan

Tujuan dari tugas akhir ini adalah mendesain modulator digital 64-QAM sesuai parameter yang dijelaskan pada dasar teori di Bab II. Desain tersebut dapat disintesiskan dan dapat diimplementasikan pada FPGA seri Xilinx Vertex VC4VLX25-SF363.

1.4. Batasan Masalah

Batasan masalah pada tugas akhir ini adalah :

1. Modulator digital pada tugas akhir ini adalah 64-QAM.
2. Perancangan sistem menggunakan *software* Xilinx ISE Design Suite 13.2.
3. *Development board* FPGA yang digunakan FPGA XC4VLX25-SF363 Virtex 4.
4. *Bandwidth* frekuensi yang digunakan sesuai dengan *clock* pada *development board* FPGA XC4VLX25-SF363.
5. Simulasi sistem menggunakan *software* ModelSim SE 6.3f.
6. Representasi bit menjadi 14 bit; 1 bit merepresentasikan sign (+/-), 4 bit merepresentasikan bilangan bulat dan 9 bit merepresentasikan bilangan pecahan.
7. Hasil penelitian modulator 64-QAM sebelumnya disimulasikan pada Matlab^[1] hanya digunakan sebagai validasi.

BAB I Pendahuluan

8. Pemodelan sistem modulator 64-QAM pada tugas akhir ini tidak menggunakan filter.

1.5. Metode Penelitian

Metode penelitian yang digunakan dalam penulisan Tugas Akhir ini adalah:

1. Melakukan studi literatur dari buku, jurnal, dan referensi lain yang berhubungan dengan hal-hal yang berkaitan dengan perencanaan sistem tersebut.
2. Proses perencanaan yang meliputi pendesainan, pembuatan sistem, dan pengimplementasian sistem.
3. Perancangan arsitektur rangkaian menggunakan bahasa VHDL dengan *software* Xilinx ISE 13.2.
4. Membandingkan hasil simulasi pada ModelSim dengan hasil penelitian sebelumnya pada Matlab.

1.6. Sistematika Penulisan

Susunan penulisan dalam buku laporan Tugas Akhir ini akan mengikuti pola sebagai berikut :

BAB I : PENDAHULUAN

Dibahas mengenai latar belakang, tujuan, rumusan masalah, pembatasan masalah, metode penyelesaian masalah, dan sistematika penulisan laporan.

BAB II : LANDASAN TEORI

Dibahas mengenai landasan teori yang berhubungan dengan penyusunan tugas akhir.

BAB III: PEMODELAN DAN SIMULASI SISTEM

Berisikan tentang perancangan dan penyimulasian sistem dan penjelasan mengenai perancangan dan penyimulasian sistem tersebut.

BAB IV: PENGUJIAN DAN ANALISA SISTEM

Berisikan tentang pengujian pada blok sistem modulator digital 64-QAM, penjelasan mengenai proses implementasi serta pengujian dan analisa terhadap hasil keluaran.

BAB V: SIMPULAN DAN SARAN

Berisikan kesimpulan terhadap proses pengimplementasian, pengujian dan pengalisan sistem yang dibuat, serta saran untuk penelitian selanjutnya.

BAB II

DASAR TEORI

2.1. Quadrature Amplitude Modulation^[2]

Quadrature Amplitude Modulation (QAM) adalah sinyal dua dimensi yang berdasarkan pada fungsi basis orthonormal berikut^[2].

$$\phi_0(t) = \sqrt{2}p(t)\cos(\omega_0t) \quad (2.1)$$

$$\phi_1(t) = \sqrt{2}p(t)\sin(\omega_0t)$$

dimana $p(t)$ adalah energi yang dihasilkan dalam rentan waktu tertentu. Fungsi basis orthonormal didasarkan pada dua sinusoidal yang berbeda 90° satu dengan yang lainnya. Istilah quadrature diambil dari ilmu astronomi yang digunakan untuk mendeskripsikan posisi objek yang berada dilangit yang berbedaan 90°.

Secara umum sinyal M-QAM adalah deretan pulsa yang berbentuk^[2]

$$s(t) = \sqrt{2} \sum_k a_0(k)p(t - kT_s) \cos(\omega_0t) - a_1(k)p(t - kT_s) \sin(\omega_0t) \quad (2.2)$$

Untuk notasi yang lebih mudah, $s(t)$ sering dinyatakan sebagai^[2]

$$s(t) = I(t)\sqrt{2}\cos(\omega_0t) - Q(t)\sqrt{2}\sin(\omega_0t) \quad (2.3)$$

BAB V

KESIMPULAN DAN SARAN

5.1. Kesimpulan

Dari hasil penelitian yang dilakukan, dapat disimpulkan bahwa :

- a. Sistem yang didesain pada telah sesuai dengan sistem yang didesain pada matlab. Kesesuaiannya dapat dilihat dari gambar 4.13 dimana perbandingan level tegangan dan jumlah sinyal pembawa pada tiap simbol telah sesuai.
- b. Modulator digital 64-QAM dapat diimplementasikan pada FPGA. Dari hasil simulasi, sistem dapat menghasilkan simbol setiap 24000 ns. Hasil implementasi menghasilkan 14 bit sinyal *inphase* dan 14 bit sinyal *quadrature*.
- c. Berdasarkan hasil simulasi sistem dan analisis hasil implementasi dapat disimpulkan bahwa untuk menghasilkan satu sinyal diperlukan frekuensi sebesar 41,67 KHz dengan bit rate 2,5 Mbps.
- d. Berdasarkan hasil sintesis blok sistem modulator 64-QAM didapatkan jumlah resource yang dibutuhkan adalah jumlah slice 183 atau 1% dari resource Virtex 4 XC4VLX25, jumlah slice flip-flops 86 atau 1% dari resource Virtex 4 XC4VLX25, jumlah 4 input LUT 336 atau 1% dari resource Virtex 4 XC4VLX25, dan jumlah IOB 30 atau 14% dari resource Virtex 4 XC4VLX25. Dari hasil sintesis tersebut dapat disimpulkan bahwa hasil implementasi sistem tidak melebihi *source* pada FPGA sehingga dapat diimplementasikan.

5.2. Saran

- a. Lakukan penelitian dengan titik konstelasi yang lebih banyak, 128-QAM, 256-QAM dst.
- b. Hasilkan frekuensi yang lebih besar agar dapat diimplementasikan pada teknologi yang membutuhkan frekuensi yang lebih besar.

BAB V Kesimpulan dan Saran

- c. Agar lebih *real* perlu ditambah komponen *Digital to Analog Converter* (DAC).
- d. Gunakan FPGA yang lebih rendah spesifikasinya agar tidak banyak *source* tidak digunakan.



Daftar Pustaka

- [1] Effendi, Rustam (2007). M-QAM Modem Demo. From <http://www.mathworks.com/matlabcentral/fileexchange/15289-m-qam-modem-demo>, 3 Januari 2012.
- [2] Rice, Michael. *Digital Communications: A Discrete-Time Approach*, Pearson Prentice Hall, New Jersey, 2008.
- [3] Khairuddin, A. Labib. 2011. *Perancangan dan Implementasi Prosesor FFT 256 Titik-Ofdm Baseband Berbasis Pengkodean VHDL pada FPGA*. Institut Teknologi Telkom : Tidak diterbitkan.
- [4] Fitz, Michael P. *Fundamental of Communication Systems*, Mc Graw Hill Companies, 2007.
- [5] Nuaymi, Loutfi. *WiMAX-Technology for Broadband Wireless Access*, John Wiley & Sons, LTD, 2007.
- [6] IEEE Standard for Local and metropolitan area networks Part 16: Air Interface for Fixed Broadband Wireless Access Systems.
- [7] Patmasari, Raditiana. 2012. *Desain Arsitektur dan Implementasi Pengkode Konvolusi dan Pendekode Viterbi dengan Teknik Soft Decision pada Aplikasi DVB*. Institut Teknologi Telkom : Tidak diterbitkan.
- [8] Hadiyoso, Sugondo. 2012. *Perancangan dan Implementasi OFDM-STBC Berbasis FPGA Untuk WiMAX 802.16e*. Institut Teknologi Telkom : Tidak diterbitkan.

Telkom
University