

ABSTRAK

Sistem komunikasi digital modern kini handal dalam mengatasi *noise* dan interferensi pada kanal transmisi. Metode *channel coding* merupakan salah satu solusi penting untuk mendukung kemampuan itu. *Convolutional code* adalah salah satu metode pada *channel coding*, yang telah dipakai pada teknologi WIMAX (802.16e) dan DVB (Digital Video Broadcasting). Hal ini karena kehandalan convolutional code cocok kanal transmisi dengan derau tinggi dan pengiriman data secara bit *stream*.

Pada tugas akhir telah didesain dan diimplementasikan sistem *encoder decoder convolutional code* dengan *code rate 1/3 constraint length 3, generator sequence 5 (101), 7 (111), dan 7 (111)*, serta jumlah trace back bit masukan adalah 8 bit (1 Byte) pada sisi decoder. Hal ini berarti decoder mampu mengoreksi bit salah maksimal sebanyak 2 bit error yang saling berurutan dari data yang dikirim secara *stream*. Program Encoder dan Decoder terdiri dari empat port input dan satu port output, untuk mengeluarkan bit output secara serial. Kemudian perancangan dilakukan pada bahasa VHDL, kemudian hasil perancangan diimplementasikan pada FPGA Virtex 4 XC4VLX25.

Setelah dilakukan implementasi pada FPGA, diantaranya pada blok *encoder* dan decoder didapatkan jumlah *resource* yang dibutuhkan adalah jumlah *slice* 4%, jumlah *slice flip – flops* 1%, jumlah 5 input LUT 1%, jumlah *Bonded IOB* 2%, dan jumlah *gate* yang digunakan adalah 920 *gates*

Kata Kunci : *Channel Coding, Viterbi code rate 1/3, FPGA*