

ABSTRAK

Sistem telekomunikasi bertujuan untuk mengirimkan sinyal dari sumber informasi yang dapat berbentuk suara, pesan singkat atau Short Message Service (SMS), gambar, video dan layanan data ke tujuan yang diinginkan. Informasi yang akan dikirimkan akan diubah menjadi sinyal yang dapat dilewati media transmisi, dan agar sinyal yang diterima disisi penerima dapat dibaca, diperlukan *demodulator* yang dapat mengubah sinyal yang diterima menjadi informasi seperti yang dikirimkan. *Demodulator 64-Quadrature Amplitude Modulation (QAM)* adalah salah satu jenis *demodulator* yang mampu mendemodulasi sinyal frekuensi tinggi.

Dalam tugas akhir ini, telah dirancang dan diimplementasikan *demapper 64-QAM* yang merupakan sub blok *demodulator*, pada FPGA (Field Programable Gate Array) yang menggunakan bahasa pengkodean *Very High Speed Integrated Circuit (VHSIC) Hardware Description Language (VHDL)* Fungsi dari blok ini adalah untuk memetakan balik simbol-simbol masukan dengan amplitudo dan fasa yang berbeda-beda yang sebelumnya telah direpresentasikan ke dalam bentuk bit-bit pada sisi pengirim. Pemetaan balik ini mengubah simbol-simbol tersebut menjadi bit-bit informasi yang masih berupa bit-bit *inphase* dan *quadrature*.

Dari hasil penelitian ini, untuk kondisi ideal atau gangguan didapatkan *output* di sisi penerima berupa sebuah bit-bit informasi yang sama dengan bit-bit informasi yang dikirimkan pada sisi pengirim. Sedangkan untuk kondisi ada gangguan, hasil outputnya masih sama dengan bit-bit informasi selama bit yang diganggu adalah enam bit dari LSB (*Least Significant bit*), untuk tujuh bit yang diganggu *error process* yang terjadi adalah 21,8310 % , sedangkan untuk empat belas bit yang diganggu *error process* yang terjadi sebesar 96,9072%.

Kata Kunci : 64-QAM, Demodulasi Digital, FPGA, VHDL.