

Daftar Isi

Abstrak	iv
<i>Abstract</i>	v
Lembar Persembahan	vi
Kata Pengantar	ix
Daftar Isi	x
Daftar Gambar.....	xii
Daftar Tabel	xiii
Daftar Istilah	xiv
1. Pendahuluan	1
1.1. Latar Belakang	1
1.2. Perumusan Masalah.....	1
1.3. Batasan Masalah.....	1
1.4. Tujuan.....	2
1.5. Metodologi Penyelesaian Masalah.....	2
2. Tinjauan Pustaka.....	4
2.1. NUMA.....	4
2.2. <i>Cache Coherence</i>	4
2.2.1. <i>Cache Coherence Protocol</i>	4
2.3. <i>Gem5 Simulator</i>	5
2.4. TOPAZ.....	6
2.4.1. <i>SGML</i>	7
2.5. <i>PARSEC Benchmark</i>	7
2.6. <i>Quality Of Service (QOS)</i>	7
2.6.1. <i>Execution Time</i>	8
2.6.2. <i>Latency</i>	8
2.6.3. <i>Throughput</i>	8

2.6.4.	<i>Cache Miss Rate</i>	8
2.6.5.	<i>Average Memori Access Time</i>	8
3.	Perancangan Simulasi	9
3.1.	Gambaran Umum Simulasi	9
3.2.	Analisis Kebutuhan Pembangunan Simulasi	9
3.3.	Desain Simulasi	9
3.3.1.	Model Prosesor	9
3.3.2.	Model <i>Interconnection Netwok</i>	9
3.3.3.	<i>Benchmarks</i>	10
3.3.1.	Model Sistem Simulasi	11
3.4.	Desain Pengujian	15
3.4.1	Pembangunan Simulasi	15
3.4.2	<i>Running</i> Simulasi	16
3.4.3	Analisis Hasil	16
4.	Analisis Hasil Pengujian	17
4.1.	<i>Execution Time</i>	17
4.2.	<i>Latency</i>	18
4.3.	<i>Throughput</i>	18
4.4.	<i>Cache Miss Rate</i>	20
4.5.	<i>Average Memori Access Time</i>	23
5.	Kesimpulan dan Saran	27
5.1.	Kesimpulan	27
5.2.	Saran	27
	Daftar Pustaka	28

Daftar Gambar

Gambar 2-1 Arsitektur NUMA[15]	4
Gambar 2-2 MOESI <i>Coherence Protocol State</i> [8].....	5
Gambar 2-3 <i>Interconnection Network</i> pada Ruby[9].....	6
Gambar 3-1 Model <i>Interconnection Network</i>	10
Gambar 3-2 Model Sistem Simulasi Menggunakan Mesh 4x4	11
Gambar 3-3 Model Sistem Simulasi Menggunakan Mesh 4x4 untuk 4-CPU	12
Gambar 3-4 Model Sistem Simulasi Menggunakan Mesh 4x4 untuk 8-CPU	13
Gambar 3-5 Model Sistem Simulasi Menggunakan Mesh 4x4 untuk 16-CPU	14
Gambar 4-1 Grafik <i>Execution Time</i> dengan jumlah CPU	17
Gambar 4-2 Grafik <i>Latency</i> dengan jumlah CPU.....	18
Gambar 4-3 Grafik <i>Throughput</i> dengan jumlah CPU.....	19
Gambar 4-4 Grafik <i>L1I cache miss rate</i> dan Jumlah CPU dengan Benchmark <i>Blackscholes, Bodytrack, dan Dedup</i>	20
Gambar 4-5 Grafik <i>L1D cache miss rate</i> dan Jumlah CPU dengan Benchmark <i>Blackscholes, Bodytrack, dan Dedup</i>	21
Gambar 4-6 Grafik <i>L2 cache miss rate</i> dan Jumlah CPU dengan Benchmark <i>Blackschole, Bodytrack, dan Dedup</i>	22
Gambar 4-7 Grafik <i>Consumption Map</i> dengan 3 <i>Benchmark</i> pada setiap CPU yang mengalir tiap Node atau Processor	25

Daftar Tabel

Tabel 3-1 Spesifikasi perangkat keras dan lunak.....	9
Tabel 3-2 Model prosesor dan <i>cache</i>	9
Tabel 3-3 Detail konfigurasi Topaz yang digunakan.....	10
Tabel 3-4 Detail sistem simulasi.....	11
Tabel 3-5 Rancangan Simulator 1.....	13
Tabel 3-6 Rancangan Simulator 2.....	14
Tabel 3-7 Rancangan Simulator 3.....	15
Tabel 4-1 <i>Execution Time</i>	17
Tabel 4-2 <i>Latency</i> Antar Node.....	18
Tabel 4-3 <i>Throughput</i> dan Jumlah CPU	19
Tabel 4-4 <i>L1I cache miss rate</i> dan Jumlah CPU dengan Benchmark <i>Bodytrack</i>	20
Tabel 4-5 <i>L1I cache miss rate</i> dan Jumlah CPU dengan Benchmark <i>Blackscholes</i>	20
Tabel 4-6 <i>L1I cache miss rate</i> dan Jumlah CPU dengan Benchmark <i>Dedup</i>	20
Tabel 4-7 <i>L1D cache miss rate</i> dan Jumlah CPU dengan Benchmark <i>Bodytrack</i>	21
Tabel 4-8 <i>L1D cache miss rate</i> dan Jumlah CPU dengan Benchmark <i>Blackscholes</i>	21
Tabel 4-9 <i>L1D cache miss rate</i> dan Jumlah CPU dengan Benchmark <i>Dedup</i>	21
Tabel 4-10 <i>L2 cache miss rate</i> dan Jumlah CPU dengan Benchmark <i>Bodytrack</i>	22
Tabel 4-11 <i>L2 cache miss rate</i> dan Jumlah CPU dengan Benchmark <i>Blackscholes</i>	22
Tabel 4-12 <i>L2 cache miss rate</i> dan Jumlah CPU dengan Benchmark <i>Dedup</i>	22
Tabel 4-13 Average Memory Access Time setiap Benchmark	23
Tabel 4-14 <i>Tabel Consumption Map</i> dari <i>Blackscholes</i>	23
Tabel 4-15 <i>Tabel Consumption Map</i> dari <i>Bodytrack</i>	24
Tabel 4-16 <i>Tabel Consumption Map</i> dari <i>Dedup</i>	25
Tabel 4-17 <i>Tabel Message Count</i> yang diterima tiap Hop antar Node NUMA ...	26