

LEMBAR PENGESAHAN

**DESAIN ARSITEKTUR DAN IMLEMENTASI TEKNIK
PENGKODEAN LDPC PADA FPGA**

*(DESIGN ARCHITECTURE AND IMPLEMENTATION
LDPC TECHIQUE ON FPGA)*

**RITA PURNAMASARI
211090021**

Tesis ini telah disetujui dan disahkan untuk diajukan sidang
Kelulusan Program Pascasarjana Strata-2
Magister Teknik Telekomunikasi
Institut Teknologi Telkom

Bandung, 14 Februari 2012

Menyetujui

Pembimbing I

Pembimbing II

Dr., Ir., Heroe Wijanto, MT
NIP: 92680067-1

Iswahyudi Hidayat, ST., M.T
NIP : 02770269-1