

## ABSTRAK

*Long Term Evolution* (LTE) adalah sebuah teknologi yang telah di rilis oleh 3GPP dengan kemampuan pengiriman data mencapai kecepatan 100 Mbit/s untuk *downlink* dan 50 Mbit/s untuk *uplink*. Teknologi LTE dirancang untuk menyediakan efisiensi spektrum yang lebih baik, peningkatan kapasitas radio, *latency* dan biaya operasional yang rendah bagi operator serta layanan pita lebar nirkabel bergerak kualitas tinggi untuk pengguna. LTE dimaksudkan sebagai solusi jaringan komunikasi yang komprehensif dan aman dengan kecepatan data yang jauh lebih tinggi. Untuk kebutuhan data rate dan *throughput* yang tinggi pada LTE, teknik pengkodean yang paling cocok adalah *turbo coding*. Keunggulan *Turbo Code* adalah penggunaan power yang minimum pada tiap modulasi sehingga memungkinkan pengiriman sinyal dengan level daya yang sangat rendah.

Berdasarkan penjelasan diatas, maka dalam tugas akhir ini dilakukan perancangan *prototype* rangkaian decoder *Turbo Code* yang digunakan pada teknologi LTE menggunakan *software* Xilinx ISE Design Suite 14.5 dengan bahasa pengkodean *VHSIC Hardware Description Language* (VHDL) yang kemudian di implementasikan pada *Field Programmable Gate Array* (FPGA) board ATLYS Spartan-6 XC6SLX45 CSG324C.

Dari hasil implementasi ditunjukkan bahwa perancangan *prototype Turbo Decoder* dapat dilakukan pada board ATLYS Spartan-6 XC6SLX45 CSG324C. Hasil implementasi menunjukkan penggunaan resource sebesar 23% pada board FPGA. Prototype ini menghasilkan sistem dengan periode minimum 19.662 ns dan frekuensi kerja dibawah frekuensi kerja FPGA Spartan-6, yaitu 50.963 MHz.

**Kata Kunci : *LTE, 3GPP, Turbo Code, FPGA***